

**Осетров Андрій Олександрович (Osetrov Andrey Aleksandrovich)** – кандидат технічних наук, доцент, Національний технічний університет «Харківський політехнічний інститут», м. Харків; тел.: (057) 707-60-32; e-mail: andy.osetrov@gmail.com.

УДК 519.6

**О. С. МЕЛЬНИК, М. С. ГОРБАРЧУК****МАЖОРИТАРНІ НАНОПРИСТРОЇ ПОСЛІДОВНОСТНОГО ТИПУ**

Описується комп'ютерне проектування надійних послідовних наноприладів з мажоритарними структурами. При побудові мажоритарних наносхем на базі технологій коміркових квантових автоматів використовується теорія кінцевих автоматів. Розглянуті базові принципи побудови та особливості функціонування тригерних наноелементів. Розроблені математичні моделі швидкодіючих одно електронних нанолічильників додавання і віднімання. Створені послідовні нанопристрої із застосуванням системи автоматизованого проектування (САПР) QCADesigner.

**Ключові слова:** мажоритарний елемент, послідовні нанопристрої, квантові автомати, одноелектроніка, автоматизоване проектування.

**О. С. МЕЛЬНИК, М. С. ГОРБАРЧУК****МАЖОРИТАРНЫЕ НАНОПРИБОРЫ ПОСЛЕДОВАТЕЛЬНОСТНОГО ТИПА**

Описывается компьютерное проектирование надежных последовательных наноприборов с мажоритарными структурами. При построении мажоритарных наносхем на базе технологий воротниковых квантовых автоматов используется теория конечных автоматов. Рассмотрены базовые принципы построения и особенности функционирования Триггерных наноэлементов. Разработаны математические модели быстродействующих одноэлектронных нано счетчиков сложения и вычитания. Созданы последовательные наноприборы с применением системы автоматизированного проектирования QCADesigner.

**Ключевые слова:** мажоритарный элемент, последовательные наноприборы, квантовые автоматы, одноэлектроника, автоматизированное проектирование.

**О. S. MELNYK, M. S. HORBARCHUK****MAJORITY NANO-DEVICES OF SEQUENTIAL TYPE**

The paper describes the computer-aided design of reliable sequential nanoscale devices with majority structures. When constructing majority nanocircuits on the basis of technology of cellular quantum automata, the theory of finite automata is used. Basic principles of construction and peculiarities of functioning of Trigger nanoelements are considered. Mathematical models of high-speed one-electron nanocounters of addition and subtraction are developed. Sequential nanoscale devices are created using the QCADesigner automated design system.

**Key words:** majority element, sequential nanodevices, quantum automata, one-electronics, computer-aided design.

**Вступ.** Особливістю послідовних одноелектронних нанопристроїв є залежність вихідного сигналу не тільки від діючих в даний час на входах логічних змінних, але й від тих значень змінних, які діяли на входах в попередній момент часу. Для використання цих умов значення змінних повинні запам'ятовуватись логічним нанопристроєм. Функцію запам'ятовування значень логічних змінних в цифрових наносхемах виконують тригери.

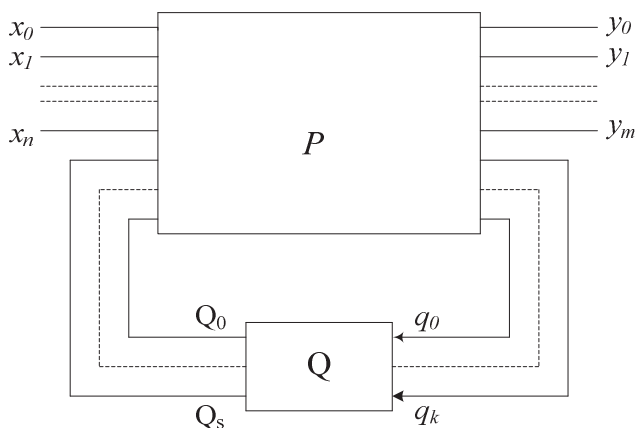


Рис. 1 – Узагальнена схема автомата з пам'яттю.

Мажоритарний нанопристрій з пам'яттю задається двома функціями: *функцією переходів* і *функцією виходів* [1]. Функція переходів визначає стан нанопристрою в момент часу  $(t+1)$  залежно від стану нанопристрою і значень вхідних сигналів в попередній момент часу  $t$ :

**Мажоритарні нанопристрої послідовного типу.** Мажоритарні нанопристрої з пам'яттю відрізняються від мажоритарних нанопристроїв комбінаційного типу наявністю ланцюгів зворотних зв'язків. Такі нанопристрої прийнято називати *автоматами з пам'яттю*. На рис. 1 наведена узагальнена схема автомата з пам'яттю.

Введемо позначення:  $X = (x_0, x_1, \dots, x_n)$  – це безліч вхідних сигналів автомата з пам'яттю;  $Y = (y_0, y_1, \dots, y_m)$  – безліч вихідних сигналів автомата з пам'яттю;  $q = (q_0, q_1, \dots, q_k)$  – безліч сигналів збудження;  $Q = (Q_0, Q_1, \dots, Q_s)$  – безліч внутрішніх станів автомата з пам'яттю.

$$Q^{t+1} = \varphi(Q, X)^t. \quad (1)$$

Функція виходів визначає залежність вихідних сигналів нанопристрою в момент часу  $t$  від стану нанопристрою і значень вхідних сигналів в той же момент часу  $t$ :

$$Y^t = f(Q, X)^t. \quad (2)$$

Якщо вихідні сигнали однозначно визначаються станами нанопристрою, то задавати функцію виходів немає необхідності. Співвідношення (1) і (2) задаються, виходячи з умов роботи нанопристрою.

Кінцевою метою структурного синтезу мажоритарних нанопристроїв з пам'яттю є пошук мінімальних форм функцій збудження елементарних автоматів по заданих функціях переходів і виходів та побудова за ними одно електронних схем [2, 3]. Функцією збудження прийнято називати залежність сигналу збудження елементарного автомата від внутрішніх станів всіх елементарних автоматів нанопристрою в момент часу  $t$  і від значень вхідних сигналів вузла в той же момент часу  $t$ :

$$q^t = \eta(Q, X)^t. \quad (3)$$

Алгоритм синтезу одноелектронних нанопристроїв з пам'яттю на базі мажоритарних елементів (МЕ) формують наступним чином:

- 1) визначають систему переходів і виходів заданого нанопристрою;
- 2) вибирають тип елементарного автомата;
- 3) складають узагальнену таблицю переходів, виходів і функцій збудження заданого нанопристрою;
- 4) складають рівняння для функцій виходів (2) і функцій збудження (3) на підставі узагальненої таблиці;
- 5) перетворюють мажоритарні рівняння для їх реалізації;
- 6) складають структурну схему нанопристрою на основі перетворених рівнянь.

Слідуючи викладеному алгоритму, проведемо синтез базових нанопристроїв, що мають зворотні зв'язки.

**Синтез базових нанотригерів.** У загальному випадку тригер містить власне елемент пам'яті і деяку вхідну комбінаційну схему, перетворюючу вхідні сигнали тригера в сигнали, необхідні для управління елементом пам'яті.

При описі роботи тригера прийняті наступні умови:

якщо,  $Q = 1$ , а  $\bar{Q} = 0$ , то тригер знаходиться в *стані установки*,

якщо,  $Q = 0$ , а  $\bar{Q} = 1$ , то тригер знаходиться в *скинутому стані*.

Існуючі типи тригерів можуть бути класифіковані за різними ознаками. Найбільш часто тригери класифікують за типом використовуваних інформаційних (настановних) входів.

**Тригер з рахунковим входом (Т-тригер)** повинен змінювати свій стан на протилежний з приходом кожного чергового вхідного сигналу. На підставі умов роботи заданого нанопристрою і матриці переходів обраного елементарного автомата складемо узагальнену таблицю переходів і функцій збудження тригера з рахунковим входом (табл. 1).

Таблиця 1 – Таблиця переходів Т-тригера

| $X_s$ | $Q_t$ | $Q_{t+1}$ | $Q$ |
|-------|-------|-----------|-----|
| 0     | 0     | 0         | 0   |
| 0     | 1     | 1         | 1   |
| 1     | 0     | 1         | 1   |
| 1     | 1     | 0         | 0   |

Використовуючи табл. 1, складемо вирази для функції збудження  $q$ :

$$q = \bar{X}_s Q_t \vee X_s \bar{Q}_t \quad (\text{по одиницях});$$

$$q = (X_s \vee Q_t)(\bar{X}_s \vee \bar{Q}_t) = \overline{X_s Q_t} (X_s \vee Q_t) \quad (\text{по нулях}).$$

Перетворимо отримані співвідношення для їх реалізації за допомогою МЕ:

$$q = \text{maj}(\text{maj}(\bar{X}_s, Q_t, 0), \text{maj}(X_s, \bar{Q}_t, 0), 1); \quad (4)$$

$$q = \text{maj}(\text{maj}(\overline{X_s Q_t}, 0), \text{maj}(X_s, Q_t, 1), 0). \quad (5)$$

Структурні схеми тригерів з рахунковими входами, побудовані відповідно до рівнянь (4) і (5), показані на рис. 2 і 3, відповідно.

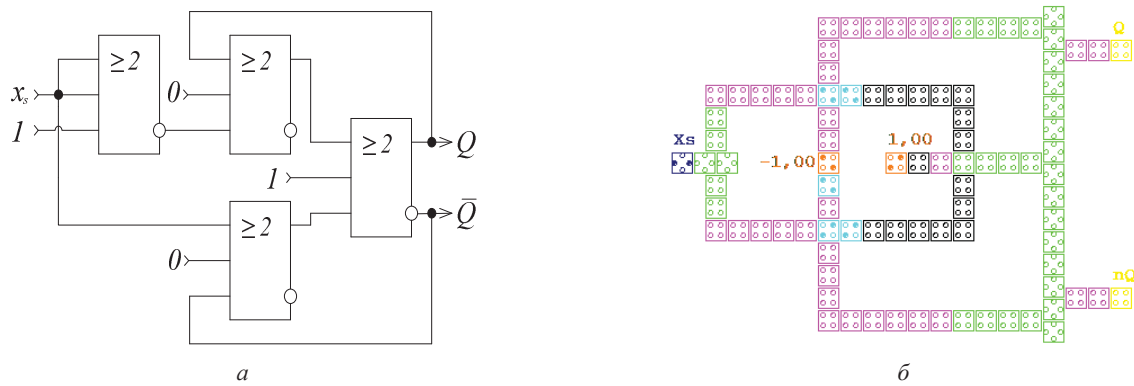


Рис. 2 – Т-тригер (модифікація 1): а – схема на мажоритарних елементах; б – наносхема на квантових автоматах.

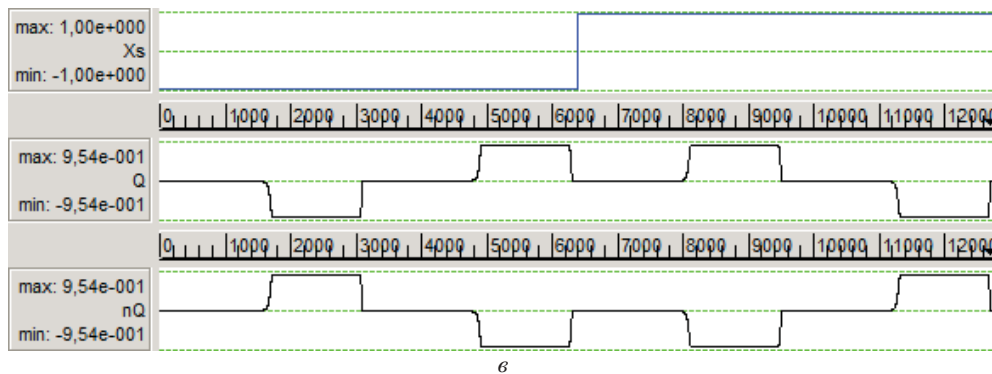


Рис. 2 – Т-тригер (модифікація 1): в – результати моделювання сигналів логічних станів в САПР QCADesignet [4].

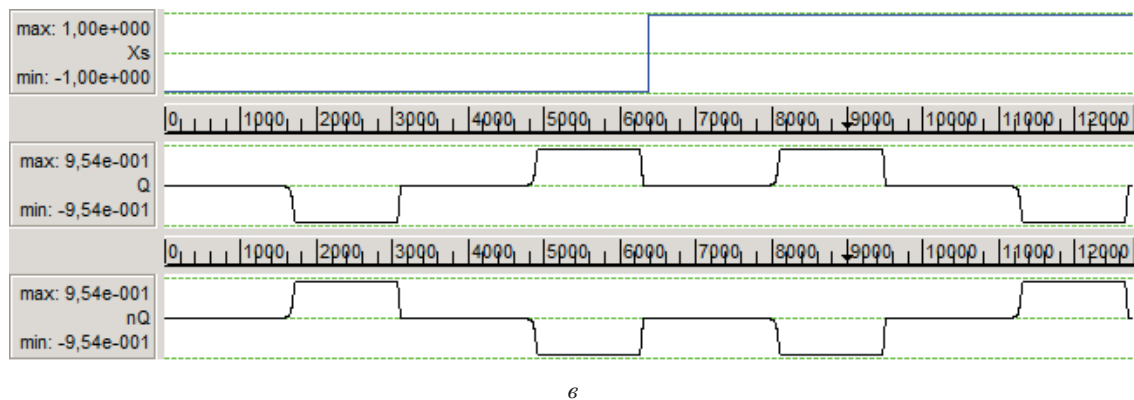
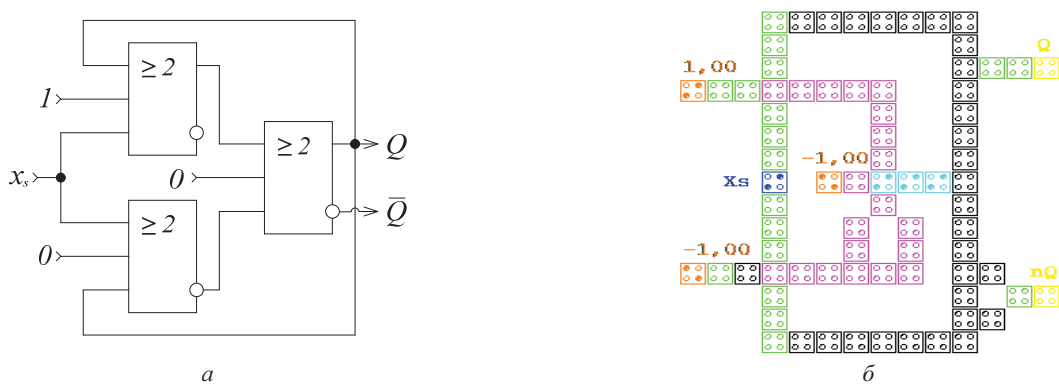


Рис. 3 – Т-тригер (модифікація 2): а – схема на мажоритарних елементах; б – наносхема на квантових автоматах; в – результати моделювання сигналів логічних станів в САПР QCADesignet.

**Синтез нанолічильників.** Лічильником називається послідовностний пристрій, призначений для рахунку вхідних імпульсів і фіксації їх числа в двійковому коді. Лічильники будуються на основі N однотипних

*Вісник Національного технічного університету «ХПІ». Серія: Математичне моделювання в техніці та технологіях, № 3 (1279) 2018.*

пов'язаних між собою розрядних схем, кожна з яких в загальному випадку складається з тригера і деякої комбінаційної схеми, призначеної для формування сигналів управління тригером.

Основним статичним параметром лічильника є модуль рахунку  $M$ , який характеризує максимальне число імпульсів, після приходу якого лічильник встановлюється в початковий стан. Основним динамічним параметром, що визначає швидкодію лічильника, є час встановлення вихідного коду, який характеризує часовий інтервал між моментом подачі вхідного сигналу і моментом встановлення нового коду на виході.

При синтезі лічильників як елементарного автомата використовуємо Т-тригер (рис. 2, а і 3, а), матриця переходів якого має вигляд:

$$\begin{array}{ccc|c}
 & & & q_s \\
 \hline
 0 & - & 0 & 0 \\
 0 & - & 1 & 1 \\
 1 & - & 0 & 1 \\
 1 & - & 1 & 0
 \end{array} \quad (6)$$

Узагальнена таблиця переходів і функцій збудження *нано*лічильника додавання складається згідно умов роботи лічильника і матриці переходів (6) Т-тригера (табл. 2).

Таблиця 2 – Таблиця переходів *нано*лічильника додавання

| $x$ | $Q_t^2$ | $Q_t^1$ | $Q_t^0$ | $Q_{t+1}^2$ | $Q_{t+1}^1$ | $Q_{t+1}^0$ | $q_s^0$ | $q_s^1$ | $q_s^2$ |
|-----|---------|---------|---------|-------------|-------------|-------------|---------|---------|---------|
| 1   | 0       | 0       | 0       | 0           | 0           | 1           | 1       | 0       | 0       |
| 1   | 0       | 0       | 1       | 0           | 1           | 0           | 1       | 1       | 0       |
| 1   | 0       | 1       | 0       | 0           | 1           | 1           | 1       | 0       | 0       |
| 1   | 0       | 1       | 1       | 1           | 0           | 0           | 1       | 1       | 1       |
| 1   | 1       | 0       | 0       | 1           | 0           | 1           | 1       | 0       | 0       |
| 1   | 1       | 0       | 1       | 1           | 1           | 0           | 1       | 1       | 0       |
| 1   | 1       | 1       | 0       | 1           | 1           | 1           | 1       | 0       | 0       |
| 1   | 1       | 1       | 1       | 0           | 0           | 0           | 1       | 1       | 1       |

З табл. 2 впливають такі рівності:

$$q_s^1 = x; \quad (7)$$

$$q_s^1 = xQ_t^0, \quad q_s^1 = \text{maj}(x, Q_t^0, 0); \quad (8)$$

$$q_s^2 = xQ_t^0Q_t^1 = q_s^1Q_t^1, \quad q_s^2 = \text{maj}(q_s^1, Q_t^1, 0). \quad (9)$$

На підставі виразів (7) – (9) можна побудувати лічильники з груповими або наскрізними переносами. Лічильник з груповим переносом має високу швидкодію, але для його реалізації потрібні багатовходові елементи І. При використанні в ланцюзі переносів МЕ на квантових автоматах [1, 3] можна побудувати за тими ж формулами (7) – (9). Швидкодіючий *нано*лічильник додавання з наскрізним переносом та результати моделювання його часових характеристик показані на рис. 4.

Час рахунку в цьому випадку залежить від часу поширення сигналів в ланцюзі наскрізного переносу.

Загальна кількість квантових коміркового автоматів наносхеми лічильника становить 278. Розміри квантових коміркового автоматів (18\*18) нм. Відстань між центрами квантових коміркового автоматів дорівнює 20 нм. Діаметри квантових острівців 5 нм.

Загальні розміри *нано*лічильника додавання складають (1120\*540) нм.

Узагальнена таблиця переходів і функцій збудження **віднімаючого** *нано*лічильника (табл. 3) складається аналогічно табл. 2 *нано*лічильника додавання.

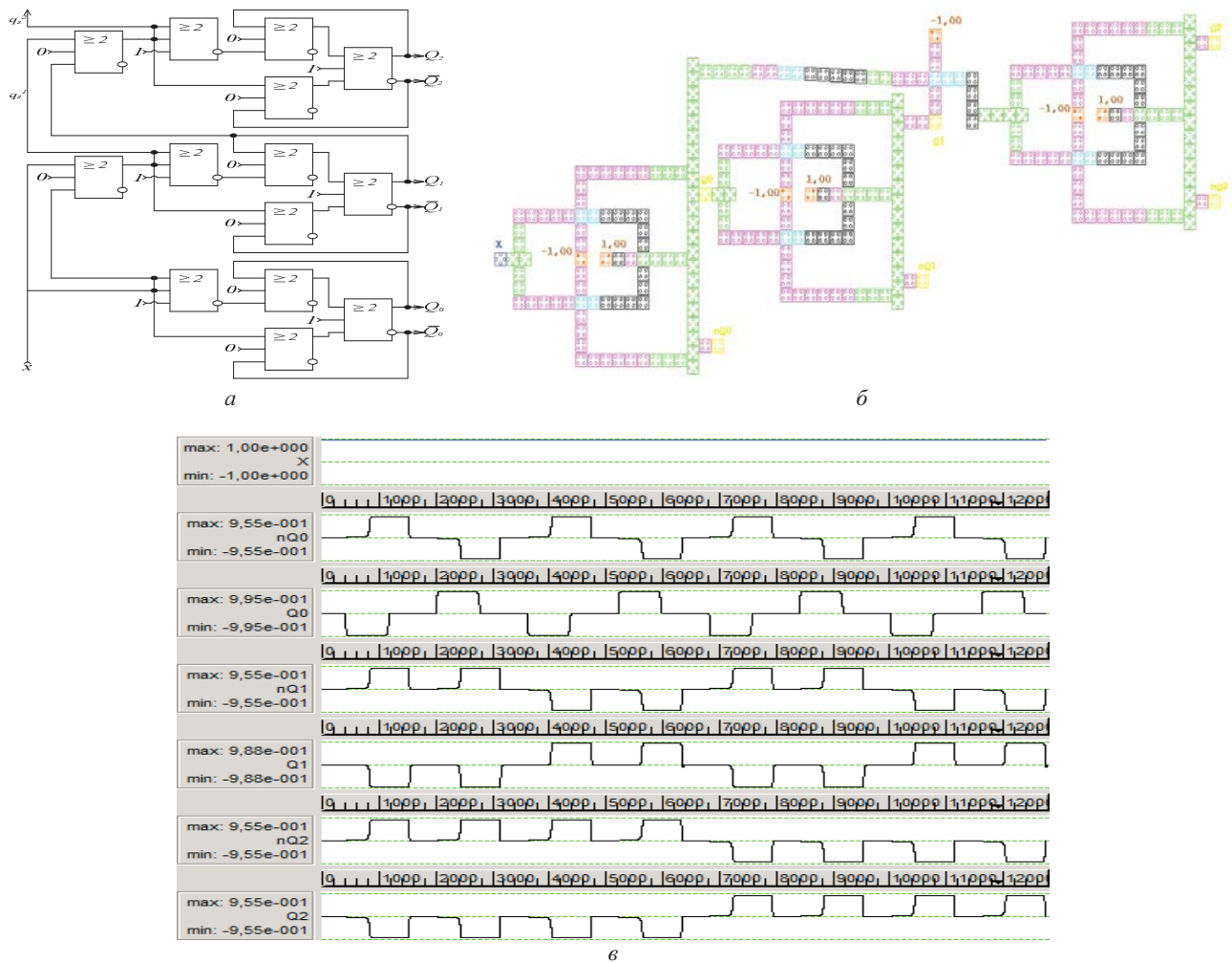


Рис. 4 – Швидкодіючий нанолічильник додавання з наскрізним переносом: а – структурна схема; б – наносхема на квантових автоматах; в – результати моделювання сигналів в САПР QCADesigner [4].

Таблиця 3 – Таблиця переходів віднімаючого нанолічильника

| $x$ | $Q_i^2$ | $Q_i^1$ | $Q_i^0$ | $Q_{i+1}^2$ | $Q_{i+1}^1$ | $Q_{i+1}^0$ | $q_s^0$ | $q_s^1$ | $q_s^2$ |
|-----|---------|---------|---------|-------------|-------------|-------------|---------|---------|---------|
| 1   | 0       | 0       | 0       | 1           | 1           | 1           | 1       | 1       | 1       |
| 1   | 1       | 1       | 1       | 1           | 1           | 0           | 1       | 0       | 0       |
| 1   | 1       | 1       | 0       | 1           | 0           | 1           | 1       | 1       | 0       |
| 1   | 1       | 0       | 1       | 1           | 0           | 0           | 1       | 0       | 0       |
| 1   | 1       | 0       | 0       | 0           | 1           | 1           | 1       | 1       | 1       |
| 1   | 0       | 1       | 1       | 0           | 1           | 0           | 1       | 0       | 0       |
| 1   | 0       | 1       | 0       | 0           | 0           | 1           | 1       | 1       | 0       |
| 1   | 0       | 0       | 1       | 0           | 0           | 0           | 1       | 0       | 0       |

На підставі табл. 3 можна записати наступні рівності:

$$q_s^0 = x; \tag{10}$$

$$q_s^1 = x\bar{Q}_i^0, \quad q_s^1 = maj(x, \bar{Q}_i^{0,0}); \tag{11}$$

$$q_s^2 = x\bar{Q}_i^0\bar{Q}_i^1 = q_s^1Q_i^1, \quad q_s^2 = maj(q_s^1, \bar{Q}_i^{1,0}). \tag{12}$$

Структурна схема та наносхема віднімаючого лічильника з наскрізним переносом наведені на рис. 5, а і б. Результати моделювання цієї схеми показані на рис. 5, в.

Загальна кількість квантових коміркових автоматів наносхеми віднімаючого лічильника становить 299. Розміри квантових коміркових автоматів становлять  $(18 \times 18)$  нм. Відстань між центрами квантових коміркових автоматів дорівнює 20 нм. Діаметри квантових острівців 5 нм. Загальні розміри віднімаючого нанолічильника складають  $(1130 \times 430)$  нм

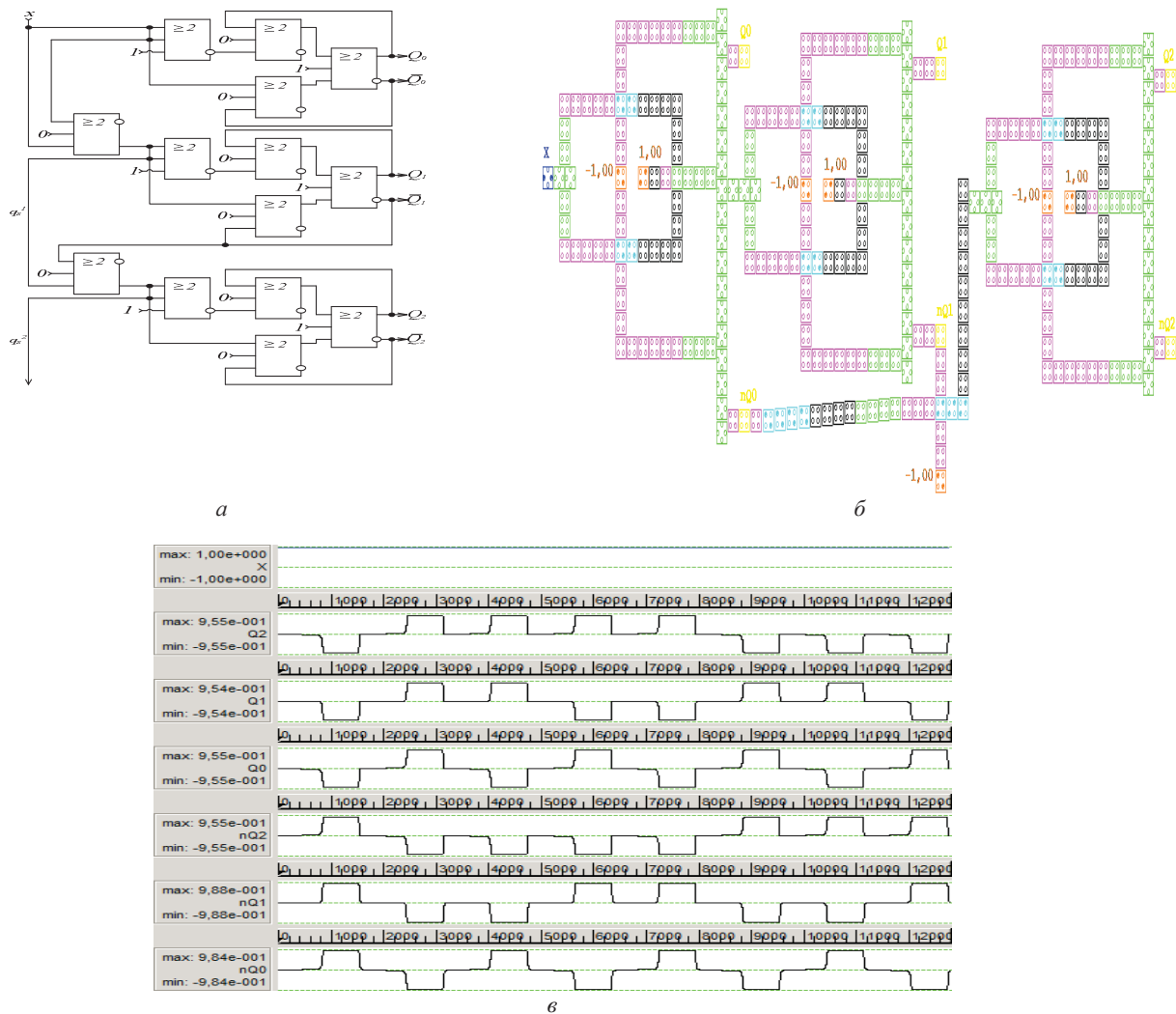


Рис. 5 – Швидкодіючий віднімаючий нанолічильник з наскрізним переносом: *a* – структурна схема; *б* – наносхема на квантових автоматах; *в* – результати моделювання сигналів в САПР QCADesigner.

**Висновки.** Один із найбільш перспективних напрямків підвищення надійності і заводськості при дії на їх входи випадкових флуктуацій сигналів роботи обчислювальних систем являються мажоритарні елементи наелектронного типу. В роботі розроблені надійні нанопристрої послідовного та комбінаційного типів із застосуванням системи автоматизованого проектування QCADesigner. Досягнута мета проектування надійного розшарування наносхем і підвищення їх експлуатаційної ефективності, але наявність дефектів молекулярної технології виготовлення квантових коміркових автоматів потребує подальшої роботи в напрямку автоматизованого проектування нанопристроїв.

Створена функціонально повна мажоритарна система нанoelementів для комп'ютерного проектування нанопристроїв послідовного та комбінаційного типів, в числі яких нанотригери та нанореєстри.

#### Список литературы

1. Мельник О. С., Козаревич В. О., Ходимчук Д. С. Комп'ютерне моделювання послідовних нанопристроїв // Проблеми інформатизації та управління. Зб. наук. праць. нац. авіаційного ун-ту. – Київ, 2014. – Вип. 2 (46). – С. 42 – 45.
2. Lent C. S., Tougaw P. D. A Device Architecture for Computing with Quantum Dots. // Proc. of the IEEE. – 1997. – vol. 85. – issue 4. – pp. 541 – 557. DOI: 10.1109/5.573740.
3. Пакулов Н. И. Мажоритарный принцип построения надежных узлов и устройств. – М.: Сов. Радио, 1974. – 184 с.
4. Walus K., Dysart T. J., Jullien G. A., Budiman R. A. QCADesigner: A Rapid Design and Simulation Tool for Quantum-Dot Cellular Automata // IEEE Transactions on Nanotechnology. – 2004. – vol. 3. – issue 1. – pp. 26 – 31. DOI: 10.1109/TNANO.2003.820815.



## References (transliterated)

1. Melnyk O. S., Kozarevich V. O., Khodimchuk D. S. Komp'yuterne modelyuvannya poslidovnostnykh nanoprystroyiv [Computer modeling of sequential nanodevices]. *Problemy informatyzatsiyi ta upravlinnya. Zb. nauk. pratz'. nats. aviatsiyного un-ty* [Problems of informatization and control. Collection of scientific works of National Aviation University]. Kyiv, 2014, vol. 2 (46), pp. 42–45.
2. Lent C. S., Tougaw P. D. A Device Architecture for Computing with Quantum Dots. *Proc. of the IEEE*. 1997, vol. 85, issue 4, pp. 541–557, DOI: 10.1109/5.573740.
3. Pakulov N. I. *Mazhoritarnyy printsyp postroeniya nadezhnykh uzlov i ustroystv* [Majority principle of constructing reliable nodes and devices]. Moscow, Sov. Radio Publ., 1974. 184 p.
4. Walus K., Dysart T. J., Jullien G. A., Budiman R. A. QCADesigner : A Rapid Design and Simulation Tool for Quantum-Dot Cellular Automata. *IEEE Transactions on Nanotechnology*. 2004, vol. 3, issue 1, pp. 26–31. DOI: 10.1109/TNANO.2003.820815.

Надійшла (received) 19. 02.2018

## Відомості про авторів / Сведения об авторах / Information about authors

**Мельник Олександр Степанович (Мельник Александр Степанович, Melnyk Oleksandr Stepanovych)** – кандидат технічних наук, доцент, Національний авіаційний університет, м. Київ; тел.: (067) 213-03-08; e-mail: melnyk.ols@gmail.com.

**Горбарчук Максим Сергійович (Горбарчук Максим Сергеевич, Horbarchuk Maksym Serhiyovych)** – студент, Національний авіаційний університет м. Київ; тел.: (093) 901-49-13; e-mail: maxbasket@ukr.net.

УДК 621.382.3 (045)

**О. С. МЕЛЬНИК, А. О. БОРСУК****СИНТЕЗ МАЖОРИТАРНИХ ОДНОЕЛЕКТРОННИХ НАНОПРИСТРОЇВ З ПАМ'ЯТТЮ**

Запам'ятовуючі нанопристрої відрізняються великим різноманіттям мажоритарних тригерних структур, які є базовими фрагментами наносхем великого ступеня інтеграції. В роботі описано синтез надійних послідовностних нанопристроїв одно-електроніки на базі технологій квантових коміркових автоматів. При побудові мажоритарних наносхем з пам'яттю використовуються теорія кінцевих автоматів. Проаналізовано технологія комп'ютерного проектування різних типів арифметико-логічних нанопристроїв. Створені надшвидкодійні нанореєстри паралельної дії та з парафазним керуванням.

**Ключові слова:** квантові автомати, мажоритарна логіка, одноелектроніка, нанореєстри, комп'ютерне проектування.

**О. С. МЕЛЬНИК, А. О. БОРСУК****СИНТЕЗ МАЖОРИТАРНО ОДНОЭЛЕКТРОННЫХ НАНОУСТРОЙСТВ С ПАМЯТЬЮ**

Запоминающие нанопристрої отличаются большим разнообразием мажоритарных тригерных структур, которые являются базовыми фрагментами наносхем высокого уровня интеграции. В работе описывается синтез надежных последовательностных нанопристроїв одноелектроніки на базе технологий квантовых сотовых автоматів. При построении мажоритарных наносхем с памятью используются теория конечных автоматів. Проанализирован порядок компьютерного проектирования различных типов арифметико-логических нанопристроїв. Созданы сверхбыстродействующие нанореєстры параллельного действия и с парафазным управлением.

**Ключевые слова:** квантовые автомати, мажоритарная логика, одноелектроніка, нанореєстры, компьютерное проектирование.

**О. S. MELNYK, A. O. BORSUK****SYNTHESIS OF MAJORITY SINGLE-ELECTRON NANODEVICES WITH MEMORY**

Memorizing nanodrives are distinguished by a large variety of majoritarian trigger structures, which are the basic fragments of the the nanocircuit of a high integration level. The paper describes the synthesis of reliable sequential nanodevices of single- electronics based on the technology of quantum cellular automata. When constructing majority nano-circuits with memory, the theory of finite automata is used. The order of computer design of different types of arithmetic and logic nano devices is analyzed. High-speed parallel-acting and paraphase control nanoregisters control are created.

**Key words:** quantum automata, majority logic, single-electronics, nanoregisters, computer design.

**Вступ.** Поняття *скінченого автомата* виникло в середині 20-го ст. у зв'язку із спробами математично описати функціонування нервових систем, обчислювальних машин та інших технічних автоматів [1]. Характерною особливістю цього класу математичних моделей є скінченність (а, значить, і дискретність) множин елементів, що складають математичну модель. Подальший розвиток теорії йшов шляхом розгляду нескінченних автоматів того чи іншого виду, введення недетермінованих відношень (випадкових функцій) між входом та виходом автомата тощо.

**Алгоритм синтезу мажоритарних нанопристроїв з пам'яттю.** Скінченим автоматом називається множина п'яти підмножин, тобто математична структура виду:

© О. С. Мельник, А. О. Борсук, 2018