

СПИСОК ВИКОРИСТАНИХ ДЖЕРЕЛ

1. Omran, Safaa S. Implementation of LRU Replacement Policy for Reconfigurable Cache Memory Using FPGA [Text] / Safaa S. Omran, Ibrahim A. Amory // International Conference on Advanced Science and Engineering, Kurdistan Region, Iraq, November, 12-14, 2018. – P. 13-18.
2. Пуйденко, В. О. Алгоритм заміщення MFU: автоматна модель, синтез та оцінка апаратної реалізації [Text] / В. О. Пуйденко // Сучасні інформаційні системи. - 2020. – Т. 4, № 4. – С. 57-63. DOI: 10.20998/2522-9052.2020.4.08.
3. Пуйденко, В. О. Автоматна модель, синтез пристрою та адаптивного алгоритму заміщення для кеш – пам'яті [Text] / В. О. Пуйденко // Радіоелектронні і комп'ютерні системи. – 2020. – №4. – С. 68-78. DOI: 10.32620/reks.2020.4.06.
4. Puidenko, V. The Minimizing of Hardware for Implementation of Pseudo LRU Algorithm for Cache Memory [Text] / Vadym Puidenko, Vyacheslav Kharchenko // The 11th IEEE International Conference on Dependable Systems, Services and Technologies, DESSERT'2020 14-18 May, 2020, Kyiv, Ukraine. – P. 63-71.
5. Sudarshan, T. S. B. Highly Efficient LRU Implementations for High Associativity Cache Memory [Electronic resource] / T. S. B. Sudarshan, Rahil Abbas Mir, S. Vijayalakshmi // Birla Institute of Technology and Science, Pilani, Rajasthan 330331 INDIA.–Available at: <http://www.semanticscholar.org/paper/Highly-efficient-LRU-implementations-for-high-cache-Sudarshan-Mir/e9a6b5b9cb70fc3782b2709ebcf1414051ed6e4c> (Accessed 2004)
6. Пуйденко, В. О. Мінімізація логічної схеми для реалізації pseudo – LRU шляхом між типового переходу у тригерних структурах [Text] / В. О. Пуйденко, В. С. Харченко // Радіоелектронні і комп'ютерні системи. – 2020. – №2. – С. 33-47. DOI: 10.32620/reks.2020.2.03.
7. Puidenko, V. The Pseudo LRU Hardware Complexity Decreasing for Associative Cache Memory and Translation Look-a-Side Buffer [Text] / Vadym Puidenko, Vyacheslav Kharchenko // CERes Journal. – 2020. – Volume 6, Issue 1. – P. 142 – 153.

8. Пуйденко, В. О. Автоматні моделі та синтез засобів контролю апаратної реалізації алгоритмів заміщення кеш – пам'яті [Text] / В. О. Пуйденко, В. С. Харченко // Системи управління, навігації та зв'язку. - 2020. – Випуск 4(62). – С. 34-69. DOI: 10.26906/SUNZ.2020.4.034.

9. Гутенко, Д.В. Об одном подходе к синтезу схем контроля дешифраторов / Д. В. Гутенко // Вісник Сумського державного університету. Серія Технічні науки. – 2011. – № 3. – С. 164–170.

10. Puydenko, V. The computer's model of the memory cache LRU unit of the processor's core of the architecture IA-32 [Text] / Vadym Puydenko // International Conference Information Technologies and Computer modelling, ITCM – 2018, 18 - 23 May, 2018, Ivano-Frankivsk, Ukraine. – P. 363-365.

11. Puydenko, V. The computer's model of the memory cache LRU unit of the processor's core of the architecture IA-32 [Text] / Vadym Puydenko // International Conference Information Technologies and Computer modelling, ITCM – 2019, 20 - 25 May, 2019, Ivano-Frankivsk, Ukraine. – P. 230-233.

12. Alejandro Valero MRU-Tour-based Replacement Algorithms for Last-Level Caches [Text] / Alejandro Valero, Julio Sahuquillo, Salvador Petit, Pedro Lopez, and Jose Duato // 23rd International Symposium on Computer Architecture and High Performance Computing, October, 26-29, 2011, Vitoria, Espirito Santo, Brazil – P. 112–119

13. Chen, Hsin - Chuan A High-performance sequential MRU cache using valid-bit assistant search algorithm [Text] / Hsin - Chuan Chen, Jen - Shiun Chiang // Journal of Circuits, Systems, and Computers. – 2007. – Vol. 16, No. 4. – P. 613–626

14. Burhan Ul Islam Khan A Computationally Efficient P-LRU based Optimal Cache Heap Object Replacement Policy [Text] / Burhan Ul Islam Khan, Rashidah F. Olanrewaju, Roohie Naaz Mir, Abdul Raouf Khan, S. H. Yusoff // International Journal of Advanced Computer Science and Applications. – 2017. – Vol. 8, No. 1. – P. 128-138.

15. Sabarinathan Sayiraman A Framework for MF-LRU (Most Frequently-Least Recently Used) Replacement Policy [Electronic resource] / Sabarinathan Sayiraman, Senthil Kumar Dayalan, Shanmugavel Mani Subbiah // School of Computer Science

and Engineering, College of Engineering Guindy, Anna University, Chennai, India. - Available at: https://hipc.org/hipc2002/2002Posters/MFLRU_Replacement.pdf (Accessed 2004)

16. Smaragdakis, Yannis General adaptive replacement policies [Text] / Yannis Smaragdakis // ISMM '04: Proceedings of the 4th international symposium on Memory management, October, 2004. – P.108–119.

17. Li, Zhan-sheng CRFP: A Novel Adaptive Replacement Policy Combined the LRU and LFU Policies [Text] // Zhan-sheng Li, Da-wei Liu, Hui-juan Bi // The 8th IEEE International Conference on Computer and Information Technology Workshops, Sydney, Australia, July, 8-11, 2008. – P. 66 – 73.

18. Megiddo, Nimrod Outperforming LRU with an Adaptive Replacement Cache Algorithm [Text] / Nimrod Megiddo, Dharmendra S. Modha // IEEE Computer Society Press. – 2004. - Vol. 37, Issue 4. – P. 58 – 65.

19. Kumar, Swadhesh. An Overview of Modern Cache Memory and Performance Analysis of Replacement Policies [Text] / Swadhesh Kumar, P. K. Singh // 2nd IEEE International Conference on Engineering and Technology, India, 2016. – P. 4145-4148.

20. Alghazo, Jaafar. Cache Replacement Algorithm Records [Text] / Jaafar Alghazo, Adil Akaaboune, Nazeih Botros // International Workshop on Memory Technology, Design and Testing, Illinois, USA, August, 2004. – P. 19-24.

21. Yang, Hongliang An Improved Adaptive Policy Based on Recency and Frequency [Text] / Hongliang Yang // International Conference on Advances in Mechanical Engineering and Industrial Informatics (AMEII 2015), Zhengzhou, Henan, China, April, 11-12, 2015. – P. 111-115.

22. Hasslinger, Gerhard Optimum Caching versus LRU and LFU: Comparison and Combined Limited Look-Ahead Strategies [Text] / Gerhard Hasslinger, Juho Heikkinen, Konstantinos Ntougias, Frank Hasslinger, Oliver Hohlfeld // 16th International Symposium on Modeling and Optimization in Mobile, Ad Hoc, and Wireless Networks (WiOpt), Shanghai, China, May, 7-11, 2018. – P. 1 – 6.

23. Titinchi, Ali A. FPGA implementation of simplified Fuzzy LRU replacement algorithm [Text] / Ali A. Titinchi, Nasser Halasa // 16th International Multi-Conference

on Systems, Signals & Devices (SSD), Istanbul, Turkey, March, 21-24, 2019. – P. 657 – 662.

24. Halasa, Nasser An efficient FPGA design for speeding up cache LRU replacement algorithm [Text] / Nasser Halasa, Ali A. Titinchi // Multi-Conference on Systems, Signals & Devices SSD, Leipzig, Germany, March, 2016. – P. –.

25. Yuan Xue, Yuan LRU-MRU with Physical Address Cache Replacement Algorithm on FPGA Application [Text] / Yuan Xue, Yongmei Lei // IEEE 17th International Conference on Computational Science and Engineering (CSE), Chengdu, China, December 19-21, 2014. – P. 1302 – 1307.

26. Janapsatya, A. Dueling CLOCK: adaptive cache replacement policy based on the CLOCK algorithm [Text] / A. Janapsatya, A. Ignjatovic, J. Peddersen, and S. Parameswaran // Design, Automation & Test in Europe Conference & Exhibition (DATE 2010), Dresden, Germany, March, 8-12, 2010. – P. 920–925.

27. Megiddo, N. ARC: A self-tuning, low overhead replacement cache / N. Megiddo and D. S. Modha // 2nd USENIX Conference on File and Storage Technologies (FAST 2003), San Francisco, California, USA, 31 March - 2 April, 2003. – P. 115–130.

28. Swain, D. AWRP: Adaptive Weight Ranking Policy for Improving Cache Performance” [Text] / Debabala Swain, Bijay Paikaray and Debabrata Swain // Journal of Computing. – 2011. - Volume 3, Issue 2. - P. 1107, 4851.

29. Bansa, S. CAR: Clock with Adaptive Replacement / Sorav Bansal and Dharmendra S. Modha // 3rd USENIX Conference on File and Storage Technologies (FAST 2004), San Francisco, California, USA, 31 March - 2 April, 2004. – P. 187 – 200.

30. Megiddo, N. A Simple Adaptive Cache Algorithm Outperforms LRU [Electronic resource] / Nimrod Megiddo, Dharmendra S. Modha // IBM Research Division, Almaden Research Center, 650 Harry Road San Jose, CA 95120 – 6099 – Available at :

<https://dominoweb.draco.res.ibm.com/d6fe9a14c67ab32e85256ce500621a9a.html>

(Accessed 2003)

31. Abdel, F.A. Least Recently Plus Five Least Frequently Replacement Policy (LR+5LF) [Text] / F.A. Abdel, and A.A. Samra // International Arabic Journal of Information Technology. – 2012. – Volume 9, No. 1. – P. 16 – 21.

32. Gao, H. A Dueling Segmented LRU Replacement Algorithm with Adaptive Bypassing [Electronic resource] / H. Gao, and C. Wilkerson, // 1st JILP Workshop on Computer Architecture Competitions: Cache Replacement Championship. – Available at:

https://www.researchgate.net/publication/44294471_A_Dueling_Segmented_LRU_Replacement_Algorithm_with_Adaptive_Bypassing.pdf (Accessed 2010)

33. Al-Ars, Zaid Test Set Development for Cache Memory in Modern Microprocessors [Text] / Zaid Al-Ars, Said Hamdioui, Georgi Gaydadjiev and Stamatis Vassiliadis // IEEE Transactions on Very Large Scale Integration (VLSI) Systems. – 2008. – VOL. 16, Issue 6, P. 725 – 732.

34. Swain, D. AWRP: Adaptive Weight Ranking Policy for Improving Cache Performance” [Text] / Debabala Swain, Bijay Paikaray and Debabrata Swain // Journal of Computing. – 2011. - Volume 3, Issue 2. - P. 1107, 4851.

35. Согомоян, Е. С. Самопроверяемые устройства и отказоустойчивые системы [Text] / Е. С. Согомоян, Е. В. Слабаков. – Москва: Радио и связь, 1989. – 208 с.

36. Угрюмов, Е. П. Цифровая схемотехника [Text] / Е.П. Угрюмов – Санкт Петербург: БХВ-Петербург, 2010. – 816 с.

37. Пухальский, Г. И. Проектирование дискретных устройств на интегральных микросхемах [Текст] : Справочник / Г. И. Пухальский, Т. Я. Новосельцева. – М. : Радио и связь, 1990. – 304 с. – С. 61-91.

38. Reineke, J. Timing predictability of cache replacement policies [Text] / J. Reineke, D. Grund, C. Berg, R. Wilhelm // Real-Time Syst. – 2007. – vol. 37, no. 2. – P. 99-122.

39. Jiang, S. CLOCK-Pro: An effective improvement of the CLOCK replacement [Text] / S. Jiang, F. Chen, and X. Zhang // USENIX Annual Technical Conference, Anaheim, CA, USA, April, 10-15, 2005. – P. 323–336.

40. Jiang, S. LIRS: An efficient low inter-reference recency set replacement policy to improve buffer cache performance [Text] / S. Jiang and X. Zhang // International Conference on Measurements and Modeling of Computer Systems, SIGMETRICS, Marina Del Rey, California, USA, June, 15-19, 2002. – P. 297–306.
41. Lee, D. LRFU: A spectrum of policies that subsumes the least recently used and least frequently used policies [Text] / D. Lee, J. Choi, J. H. Kim, S. H. Noh, S. L. Min, Y. Cho, and C. S. Kim // IEEE Transactions on Computers. – 2001. – Volume 50, Issue 12. – P. 1352–1361.
42. Balamash, A. An Overview of Web Caching Replacement Algorithms [Text] / A. Balamash, and M. Krunz // IEEE Communications Surveys & Tutorials. – 2004. – Volume 6, Issue 2. – P. 44 – 56.
43. Baeza-Yates, Ricardo Design Trade-Offs for Search Engine Caching [Text] / Ricardo Baeza-Yates, Aristides Gionis, Flavio P. Junqueira, Vanessa Murdock, Vassilis Plachouras, Fabrizio Silvestri // ACM Transactions on the Web. – 2008. – Vol. 2, No. 4. – P. 20:1 – 20:28.
44. Bahn, Hyokyung Efficient Replacement of Nonuniform Objects in Web Caches [Text] / Hyokyung Bahn, Kern Koh, S.H. Noh, S.M. Lyul // IEEE Computer. – 2002. – Vol. 35, No. 6. – P. 65 – 73.
45. Katsaros, D. Caching in Web Memory Hierarchies [Text] / D. Katsaros, and Y. Manolopoulos // ACM Symposium on Applied Computing, Nicosia Cyprus, March, 2004. – P.1109 – 1113.
46. Shudong, J. Popularity-Aware Greedy Dual-Size Web Proxy Caching Algorithms [Text] / J. Shudong, and A. Bestavros // 20th IEEE International Conference on Distributed Computing Systems (ICDCS 2000), April, 10 – 13, 2000. – P. 254 – 261.
47. Shi, Lei Optimal Model of Web Caching [Text] / Lei Shi and Y. Zhang // Fourth International Conference on Natural Computation, Jinan, China, October, 18-20, 2008. – P. 362 – 366.
48. Rizzo, L. Replacement Policies for a Proxy Cache [Text] / L. Rizzo, and L. Vicisano // IEEE/ACM Transactions on Networking. – 2000. – Vol. 8, No. 2. – P.158 – 170.

49. Bahn, Hyokyung Web Cache Management Based on the Expected Cost of Web Objects [Text] / Hyokyung Bahn // Information and Software Technology. – 2005. – Vol. 47, Issue 9. – P.609 – 621.
50. Cheng, A. M. K. and Z. Zhang Improving Web Server Performance with Adaptive Proxy Caching in Soft Real-time Mobile Applications [Text] / A. M. K. Cheng, and Z. Zhang // Journal of VLSI Signal Processing. – 2007. – Vol. 47, Issue 2. – P. 103 – 115.
51. Shi, Lei An Applicative Study of Zipf's Law on Web Cache [Text] / Lei Shi, Zhimin Gu, Lei Shi, and Yun Shi // International Journal of Information Technology. – 2006. – Vol. 12, No. 4. – P. 49 – 58.
52. Patidar, K. Taxonomy of Cache Replacement Algorithms [Text] / K. Patidar // International Journal of New Technologies in Science and Engineering. – 2015. – Volume 2, No. 3. – P. 98-108.
53. Khatoon, H., Mirza, S.H., and Altaf, T. Operating System-Aware Cache Optimization Techniques for Multi Core Processors [Text] / H. Khatoon, S.H. Mirza, and T. Altaf // International Conference on Frontiers of Information Technology (FIT), Islamabad, Pakistan, December, 19 – 21, 2011. – P. 99 – 105.
54. Psounis, K., Prabhakar, B., and Science, C. A Randomized Web-Cache Replacement Scheme [Text] / K. Psounis, B. Prabhakar, and C. Science // IEEE 20th Annual Joint Conference on Computer and Communications Societies, Anchorage, AK, USA, April, 22-26, 2001. – P. 1407 – 1415.
55. Ahmed, M.W. Cache Memory: An Analysis on Optimization Techniques [Text] / M.W. Ahmed, and M.A. Shah // International Journal of Computer and IT. – 2015. – Volume 4, No. 2. – P. 414 – 418.
56. Butt, A.R. The Performance Impact of Kernel Prefetching on Buffer Cache Replacement Algorithm [Text] / A.R. Butt, C. Gniady, and Y.C. Hu // IEEE Transactions on Computers. – 2007. – Volume 56, No. 7. – P. 889–908.
57. Podlipnig, S. A Survey of Web Cache Replacement Strategies [Text] / S. Podlipnig, and L. Böszörmenyi // ACM Computing Surveys. – 2003. – Volume 35, No. 4. – P. 374 – 398.

58. Chavan, A.S. A Comparison of Page Replacement Algorithms [Text] / A.S. Chavan, K.R. Nayak, K.D. Vora, M.D. Purohit, and P.M. Chawan // International Journal of Engineering and Technology. – 2011. – Volume 3, No. 2. – P. 171 – 174.
59. Butt, A.R. The Performance Impact of Kernel Prefetching on Buffer Cache Replacement Algorithms [Text] / A.R. Butt, C. Gniady, and Y.C. Hu // IEEE TRANSACTIONS ON COMPUTERS. – 2007. – Vol. 56, No. 7. – P. 889 – 908.
60. Bhattacharjee, A. A New Web Cache Replacement Algorithm [Text] / A. Bhattacharjee, and B.K. Debnath // IEEE Pacific Rim Conference on Communications, Computers and Signal Processing, Victoria, BC, Canada, August, 24-26, 2005. – P. 420 – 423.
61. Morales, K. Fixed Segmented LRU Cache Replacement Scheme with Selective Caching [Text] / K. Morales, and B.K. Lee // The 31st IEEE International Performance Computing and Communications Conference (IPCCC 2012), Austin, Texas, USA, December, 1-3, 2012. – P. 199 – 200.
62. Wang, Q. WLRU CPU Cache Replacement Algorithm [Text] / Q. Wang. – University of Western Ontario, London, Ont. N6A 5B8, Canada, 2006. – P. 125
63. Ding, X., Wang, K., and Zhang, X. ULCC: A UserLevel Facility for Optimizing Shared Cache Performance on Multicores / X. Ding, K. Wang, and X. Zhang // ACM Sigplan Notices. – 2011. – Volume 46, No. 8. – P.103 – 112.
64. Sandberg, A. Reducing Cache Pollution Through Detection and Elimination of Non-Temporal Memory Accesses [Text] / A. Sandberg, D. Eklöv, and E. Hagersten // ACM/IEEE International Conference for High Performance Computing, Networking, Storage and Analysis, New Orleans, LA, USA, November, 13-19, 2010. – P. 1 – 11.
65. Ishizaka, K. Cache Optimization for Coarse Grain Task Parallel Processing Using Inter-Array Padding [Text] / K. Ishizaka, M. Obata, and H. Kasahara // Languages and Compilers for Parallel Computing, 16th International Workshop, LCPC, College Station, TX, USA, October, 2-4, 2003. – P. 64 – 76.
66. Beckmann, N. Jigsaw: Scalable Software-Defined Caches [Text] / N. Beckmann, and D. Sanchez // IEEE 22nd International Conference on Parallel

Architectures and Compilation Techniques, Edinburgh, UK, September 7-11, 2013. – P. 213–224.

67. Kim, C. An Adaptive, Non-Uniform Cache Structure for Wire-Delay Dominated On-Chip Caches [Text] / C. Kim, D. Burger, and S.W. Keckler // ACM Sigplan Notices. – 2002. - Volume 37, No. 10. – P.211–222.

68. Wang, Z. Using the Compiler to Improve Cache Replacement Decisions [Text] / Z. Wang, K.S. McKinley, A.L. Rosenberg, and C.C. Weems // IEEE International Conference on Parallel Architectures and Compilation Techniques, Charlottesville, VA, USA, September 25-25, 2002. – P. 199 – 208.

69. Huang, C.C. Increasing Cache Capacity via Critical-Words-Only Cache [Text] / C.C., Huang, and V., Nagarajan // IEEE 32nd International Conference on Computer Design (ICCD), Seoul, Korea (South), October 19-22, 2014. – P. 125 – 132.

70. Batson, B. Reactive-Associative Caches [Text] / B. Batson, and T.N. Vijaykumar // IEEE International Conference on Parallel Architectures and Compilation Techniques, Barcelona, Spain, September 8-12, 2001. – P. 49 – 60.

71. Ramaswamy, S. Improving Cache Efficiency via Resizing + Remapping [Text] / S. Ramaswamy, and S. Yalamanchili // IEEE 25th International Conference on Computer Design (ICCD), Lake Tahoe, CA, USA, October 7-10, 2007. – P. 47–54.

72. Kranitis, N. Software-based self-testing of embedded processors [Text] / N. Kraniti, A. Paschalis, D. Gizopoulos; G. Xenoulis // IEEE Transactions on Computers. – 2005. – Volume 54, Issue 4. – P.461 – 475.

73. Chen, L. Software-Based Self-Testing Methodology for Processor Cores [Text] / L. Chen and S. Dey // IEEE Trans. Computer - Aided Design of Integrated Circuits and Systems. – 2001. – Vol. 20, no. 3. - P. 369 – 380.

74. Kranitis, N. Instruction-Based Self-Testing of Processor Cores [Text] / N. Kranitis, A. Paschalis, D. Gizopoulos, and Y. Zoria // Electronic Testing: Theory and Applications. – 2003. – No.19. – P. 103 – 112.

75. Krstic, A. Embedded Software-Based Self-Test for Programmable Core-Based Designs [Text] / A. Krstic, L. Chen, W.C. Lai, K.T. Cheng, and S. Dey // IEEE Design and Test of Computers. – 2002. – P. 18 – 26.

76. Jitendra, Kumar Availability and Reliability Analysis of Computer Systems [Text] / Kumar Jitendra , Shinde Vikas and Mukta Kalra // International Journal of Control Theory and Applications. – 2017. – Volume 10, Number 18. – P.267 – 275
77. Dai, Y. S. A study of service reliability and Availability for distributed systems [Text] / Y. S. Dai, M. Xie, M., K.L. Poh and G. Q. Liu // Journal of Reliability Engineering & System Safety. – 2003. - 79(1). – P. 103 – 112.
78. Dirk, P. K. Network Reliability Optimization via the Cross-Entropy Method [Text] / K. Dirk, Kin-Ping Hui, and N. Sho // IEEE Transactions on Reliability. – 2007. - 56(2). – P. 275 – 287.
79. Distefano, S. Reliability and availability analysis of dependent dynamic systems with DRBDs [Text] / S. Distefano, and A. Puliafito // Reliability Engineering and System Safety. 2009 - 94(9). – P. 1381 - 1393.
80. Gruber, A Optimization of system resources in reliability availability & maintainability problems using genetic algorithms [Text] / A. Gruber and A. J. Keane, // 16th International MIRCE Symposium, Exeter, UK, December 06 – 08, 2006. – P. 1 – 14.
81. Huang, C. Software reliability analysis and assessment using queueing model with multiple change points [Text] / C. Huang and T. Hung // Computers and Mathematics with Application. – 2010. - 60(7). – P. 2015 – 2030.
82. Jain, M. Reliability of repairable multi component redundant system [Text] / M. Jain and C. J. Singh // International Journal Engineering. – 2000. – 3. – P. 107 – 114.
83. Joseph, V. R. Reliability Improvement Experiments with Degradation Data [Text] / V. R. Joseph, and Y. I-Tang // IEEE Transactions On Reliability. – 2006. - 55(1). – P. 149 – 157.
84. Jian, S. Integrated availability model based on performance of computer networks [Text] / S. Jian and W. Shaoping // Journal of Reliability Engineering & System Safety. – 2007. – 92 (1). – P. 341 – 350.
85. Lai, C. D. A model for availability analysis of distributed software/hardware systems [Text] / C. D. Lai, M. Xie, K.L. Poh, Y. S. Dai and P. Yang, // Information and Software Technology. – 2008. – 44. – P. 343 – 350.

86. Raghvendra, C. S. Reliability modeling and analysis of computer networks [Text] / C. S. Raghvendra and S. V. Makam // IEEE Transactions on Reliability. – 35 (2). – P. 156 – 160.

87. Reijns, G. L. Reliability Analysis of Hierarchical Systems Using Statistical Moments [Text] / G. L. Reijns, J. C. Arjan and V. Gemund, // IEEE Transactions on Reliability. – 56(3) – P. 525 – 533.

88. Shinde, V. Prediction of availability for repairable systems with mixed standby components [Text] / V. Shinde, G. C. Sharma, and M. Jain // Indian Journal of Mathematics and Mathematical Sciences. – 2006. - 2(2). – P. 187 – 200.

89. Задачи синтеза цифровых автоматов на программируемой логике с диверсной синхронизацией / В. В. Довгопольй, В. С. Харченко // Сучасні напрями розвитку інформаційно-комунікаційних технологій та засобів управління : матеріали І наук.-техн. конф. (м. Харків–Київ, 13–14 груд. 2010 р.) / Держ. п-во «Харк. н.-д. ін-т технологій машинобудування», Держ. п-во «Центр. н.-д. ін-т навігації і упр.». – Х. ; К., 2010. – С. 53–54.

90. Методика и система моделирования и выбора структур отказоустойчивых цифровых устройств на программируемых логических интегральных схемах / В. В. Тарасенко, А. А. Ушаков, В. С. Харченко // Інформаційно-керуючі системи на залізничному транспорті. – 2001. – № 4 (31) : [матеріали 14 міжнар. шк.-семінару з перспектив. систем упр. (11–21 верес. 2001 р., м. Алушта)]. – С. 120.

91. Повышение отказоустойчивости систем управления на основе мажоритированных вычислительных комплексов с аппаратной синхронизацией / В. С. Харченко, Ю. Б. Юрченко // Інформаційно керуючі системи на залізничному транспорті. – 2001. – № 4 (31) : [матеріали 14 міжнар. шк.-семінару з перспектив. систем управління (11–21 верес. 2001 р., м. Алушта)]. – С. 122–123.

92. Оценка вариантов использования электронных компонент Industry при проектировании отказоустойчивых бортовых комплексов (БК) / В. С. Харченко, Ю. Б. Юрченко // Современные информационные и электронные технологии : тр.

III Междунар. науч.- практ. конф., 21–24 мая 2002 г., г. Одесса, Украина. – Одесса, 2002. – С. 40.

93. On-Board Device and System Architectures with the Version-Threshold Adaptation to Hardware and Software Faults [Elektronik resource] / V. S. Kharchenko, V. V. Sklyar // Military and Aerospace Programmable Logic Device (MAPLD 2002) : International Conferences, Laurel, Maryland, USA, Sept. 10–12, 2002. – Режим доступа: http://klabs.org/richcontent/MAPLDCon02/papers/session_e/e5_kharchenko_p.pdf. – 12.09.2010.

94. Анализ влияния ошибок контроля на безопасность резервированных систем управления критическими объектами / В. С. Харченко, В. И. Токарев, О. В. Шурыгин // Інформаційно-керуючі системи на залізничному транспорті. – 2003. – № 5 : Перспективные информационноуправляющие системы на железнодорожном, промышленном и городском транспорте: тез. 16 Междунар. науч.-техн. конф. (г. Алушта, Украина, 15–20 сент. 2003 г.). – С. 41–43.

95. Эволюция свойств и модели отказобезопасных компьютерных систем контроля и управления / В. С. Харченко, В. И. Токарев // Современные информационные и электронные технологии : тр. IV Междунар. науч.-практ. конф., 19–23 мая 2003 г., г. Одесса, Украина. – Одесса, 2003. – С. 105.

96. От безотказности электронных устройств к гарантоспособности Webсистем: эволюция парадигм, методов и средств / В. С. Харченко // Современные информационные и электронные технологии : тр. V Междунар. науч.-практ. конф., 17–21 мая 2004 г., г. Одесса, Украина. – Одесса, 2004. – С. 143.

97. Methods of Modeling and Error-Tolerant Design of Dependable Embedded SOPC/FPGA-Decisions by Use of Multiversion Technology / A. A. Ushakov, V. S. Kharchenko // Proceedings of IEEE East-West Design & Test Workshop (EWDTW'04), Yalta, Alushta, Crimea, Ukraine, 23–26 sept., 2004 / Min. of education and science of Ukraine, Kharkov nat. univ. of radioelectronics. – [Kharkov], 2004. – P. 172–178.

98. On-board Device and System Architectures with the Version-threshold Adaptation to Hardware and Software Faults / V. S. Kharchenko, V. V. Sklyar, A. A.

Ushakov // 12th International Conference Mixed Design of Integrated Circuits and Systems. MIXDES 2005 : proceedings, Kraków, Poland, 22–25 June 2005. – Berlin : Springer, 2005. – Vol. 1. – P. 439–444. – Режим доступа: http://klabs.org/richcontent/MAPLDCon02/abstracts/kharchenko_a.html. – 10.09.2012.

99. Projects Diversification of Fault-Tolerant Digital Systems with Programmed Logic Using Genetic Algorithms / N. Yakymets, V. Kharchenko, A. Ushakov // Proceedings of IEEE East-West Design and & Workshop (EWDTW'05), Odessa, Ukraine, Sept. 15–19, 2005 / Min. of education and science of Ukraine, Kharkov nat. univ. of radioelectronics. – Kharkov, 2005. – P. 208–211.

100. Safety and Reliability Assessment and Choice of the Redundant Structures of Control Safety Systems / V. S. Kharchenko, I. V. Lysenko, V. V. Sklyar, O. D. Herasimenko // Proceedings of IEEE East-West Design and & Workshop (EWDTW'05), Odessa, Ukraine, Sept. 15–19, 2005 / Min. of education and science of Ukraine, Kharkov nat. univ. of radioelectronics. – Kharkov, 2005. – P. 212–218.

101. Dependable computer systems: taxonomies, evolution, principles and models / V. Kharchenko // Проблемы информатики и моделирования : материалы V Междунар. науч.-техн. конф. (г. Харьков, 24–26 нояб. 2005 г.) / М-во образования и науки Украины, Нац. акад. наук Украины, Нац. техн. ун-т «ХПИ». – Х., 2005. – С. 5.

102. Dependable Computing Systems and Critical Information Infrastructures: Paradigms and Principles / V. Kharchenko // Сучасні комп'ютерні системи та мережі: розробка та використання. ACSN-2007 = Advanced Computer Systems and Networks Design and Application. ACSN-2007 : матеріали 3 Міжнар. наук.-техн. конф., 20–22 верес. 2007 р. / Нац. ун-т «Львів. політехніка» [та ін.]. – Л., 2007. – С. 11–15.

103. A Conceptual Approach to Assessing Composite Component-Based Software System Reliability / E. Lobacheva, V. Kharchenko // Сучасні комп'ютерні системи та мережі: розробка та використання. ACSN-2007 = Advanced Computer Systems and Networks Design and Application. ACSN2007 : матеріали 3 Міжнар. наук.-техн. конф., 20–22 верес. 2007 г. / Нац. ун-т «Львів. політехніка» [та ін.]. – Л., 2007. – С. 28–30.

104. Fault-Tolerant Digital Systems Implemented with Partially Definite and Partially Correct Automata / N. Yakymets, V. Kharchenko // Second International Workshop on Engineering Fault Tolerant Systems. EFTS 2007 : workshop proc., 4 Sept., Dubrovnik, Croatia, 2007. – P. 32–37.

105. Комплексный анализ гарантоспособности информационноуправляющих систем и инфраструктур: FME(C)A-модели и 95 информационная технология / В. С. Харченко, И. Э. Комари // Проблеми інформатизації та управління : зб. наук. пр. / М-во освіти і науки України, Нац. авіац. ін-т. – К., 2008. – Вип. 1 (23) : матеріали міжнар. наук.-техн. конф. «Комп'ютерні системи та мережні технології». – С. 92–97.

106. Scalable Diversity-oriented Decisions and Technologies for Dependable SoPC-based Safety-Critical Computer Systems and Infrastructures / V. Kharchenko, V. Sklyar, A. Siora, V. Tokarev // Third International Conference on Dependability of Computer Systems. DepCoSRELCOMEX 2008 : proceedings, Szklarska Poręba, Poland, 26–28 June, 2008. – Los Alamitos, 2008. – P. 339–346.

107. Проблемы имплементации электронных проектов ПЛИС для отказоустойчивых систем / А. Е. Перепелицын, В. С. Харченко // Інтегровані комп'ютерні технології в машинобудуванні. ІКТМ'2009 : міжнар. наук.-техн. конф. : тези доп. / М-во освіти і науки України, Нац. аерокосм. ун-т ім. М. Є. Жуковського «ХАІ». – Х., 2009. – Т. 2. – С. 206.

108. Dependability of Safety-Critical Computer Systems through Component-Based Evolution / V. Kharchenko, V. Sklyar, A. Siora // 4th International Conference on Dependability of Computer Systems. DepCoS–RELCOMEX 2009 : proceedings, Brunov, Poland, 30 June – 02 July 2009. – Los Alamitos, 2009. – P. 42–49.

109. Design and testing technique of FPGA-based critical systems / V. Kharchenko, O. Siora, V. Sklyar / 10th IEEE International Conference The Experience of Designing and Applications of CAD Systems in Microelectronics : proceedings, 24–28 Febr. 2009, Lviv, Ukraine. – Lviv, 2009. – P. 305–314.

110. Инварианты автоматически-алгоритмических моделей для проектов на ПЛИС / В. С. Харченко, Г. Н. Тимонькин // Сучасні напрями розвитку

інформаційно-комунікаційних технологій та засобів управління : матеріали I наук.-техн. конф. (Харків–Київ, 13–14 груд. 2010 р.) / Держ. п-во «Харк. н.-д. ін-т технологій машинобудування», Держ. п-во «Центр. н.-д. ін-т навігації і упр.». – Х. ; К., 2010. – С. 52– 53.

111. Задачи синтеза цифровых автоматов на программируемой логике с диверсной синхронизацией / В. В. Довгопольй, В. С. Харченко // Сучасні напрями розвитку інформаційно-комунікаційних технологій та засобів управління : матеріали I наук.-техн. конф. (м. Харків–Київ, 13–14 груд. 2010 р.) / Держ. п-во «Харк. н.-д. ін-т технологій машинобудування», Держ. п-во «Центр. н.-д. ін-т навігації і упр.». – Х. ; К., 2010. – С. 53–54.

112. Parameterized IP Infrastructures for Fault-Tolerant FPGA-Based Systems: Development, Assessment, Case-Study // V. Kulanov, V. Kharchenko, A. Perepelitsyn // Proceeding of IEEE East-West Design & Test Symposium (EWDTS'10), 17–20 Sept. 2010, St. Petersburg, Russia. – [S. 1.]. – P. 452–455.

113. Component-based safety-oriented on-line testing of digital systems / A. Drozd, V. Kharchenko, A. Siora, V. Sklyar // Proceeding of IEEE EastWest Design & Test Symposium (EWDTS'10), 17–20 Sept. 2010, St. Peterburg, Russia. – [S. 1.], 2010. – P. 135–140.

114. Checkability of the digital components in safety-critical systems: Problems and solutions / A. Drozd, V. Kharchenko, S. Antoshchuk, J. Sulima, M. Drozd // Proceeding of IEEE East-West Design & Test Symposium (EWDTS'11), 9–12 Sept. 2011, Sevastopol, Ukraine. – Kharkov, 2011. – P. 411–416.

115. Design Fault Injection-Based Technique and Tool for FPGA Projects Verification / L. Reva, V. Kulanov, V. Kharchenko // Proceeding of IEEE East-West Design & Test Symposium (EWDTS'11), 9–12 Sept. 2011, Sevastopol, Ukraine. – Kharkov, 2011. – P. 191–195.

116. Reliability and Availability Analysis of FPGA-based Instrumentation and Control Systems / V. Sklyar, V. Kharchenko, A. Siora, S. Malokhatko, V. Golovir, Y. Belyi // Досвід розробки та застосування приладотехнологічних САПР в мікроелектроніці : матеріали XI Міжнар. наук. техн. CADSM'2011, 23–25 лют.

2011, Львів–Поляна, Україна / М-во освіти і науки України, Нац. ун-т «Львів. політехніка». – Л., 2011. – С. 27–33.

117. Гарантоздатні системи та «зелені» обчислення / В. С. Харченко // Комп'ютерні системи та мережні технології (CSNT-2012) : тези доп. V Міжнар. наук.-техн. конф., 13–15 черв. 2012 р. / М-во освіти і науки, молоді та спорту України, Нац. акад. наук України, Нац. авіац. ун-т. – К., 2012. – С. 130–131.

118. Diversity-Oriented FPGA-Based NPP I&C Systems: Safety Assessment, Development, Implementation / V. Kharchenko, E. Bakhmach, A. Siora, V. Sklyar, V. Tokarev // 18th International Conference on Nuclear Engineering. ICONE'18 : [proceeding], May 17– 21, 2010, Xi'an, China, 2012. – [S. 1.], 2012. – Vol. 1. – P. 755–764.