

СИНТЕЗ ЛОГІЧНОГО ВЕКТОРА СХЕМИ

Хаханов В.І., Воронов А.О.

Харківський національний університет радіоелектроніки, Харків, Україна

Розглядаються актуальні для EDA-ринку питання зменшення вартості та часу тестування та верифікації цифрових проєктів [1, 2] за рахунок синтезу логічного вектора цифрової схеми, що дозволяє суттєво спростити алгоритми good-value simulation, та звести синтез картки тестування до трьох матричних операцій [3-5].

Метою дослідження є зменшення вартості та часу тестування і верифікації цифрових проєктів за рахунок синтезу логічного вектора цифрової схеми, що дозволяє спростити алгоритм побудови карти тестування.

Пропонуються механізми для побудови логічного вектора процесу чи явища, функції чи структури на основі матричних структур декартової логіки для розв'язання задач Modeling for Simulation. Пропонується інженерний метод прямого паралельного good-value моделювання схеми на основі використання логічних векторів елементів.

Логічний вектор – це подання процесу чи явища, функції чи структури послідовністю нулів і одиниць довжини 2^n , де n – число біт двійкових змінних для формування адрес бітів вектора. Це визначення робить логічний вектор незалежним від таблиці істинності. Логічний вектор є найбільш технологічним, компактним та вичерпним поданням схеми для економічного вирішення завдань проєктування та тестування.

Практична значущість дослідження орієнтована на вирішення завдань design and test на основі використання простих моделей векторної логіки, орієнтованої на економічний in-memoory комп'ютинг на основі read-write транзакцій, вільний від інструкцій процесора.

Векторна логіка – це понання логічних операцій векторами станів таблиці істинності.

Таблиця істинності має стандартизовані адреси бітів логічного вектора вихідних станів, що дозволяє використовувати логічний вектор, як самостійну модель, що розміщується в пам'яті. При необхідності для цієї векторної моделі можна автоматично побудувати адреси кожного біта або згенерувати таблицю істинності. Генерація логічного вектора передбачає його розміщення у пам'яті, де є доступ до кожного біту вектора, який забезпечується архітектурою адресних дешифраторів.

Список літератури

1. "IEEE Standard for Integrated Circuit (IC) Open Library Architecture (OLA)," in IEEE STD 1481-2009 , vol., no., pp.1-658, 11 March 2010.

2. E. Esmaili, Y. Sedaghat and A. Peiravi, "Fanout-Based Reliability Model for SER Estimation in Combinational Circuits," in IEEE Transactions on Circuits and Systems I: Regular Papers, vol. 72, no. 1, pp. 228-240, Jan. 2025, doi: 10.1109/TCSI.2024.3458864.

3. Hahanov V. Vector Synthesis of Fault Testing Map For Logic / V. Hahanov, W. Gharibi, S. Chumachenko, E. Litvinova // IAES International Journal of Robotics and Automation (IJRA). – 2024. – Vol. 13, No. 3. – P. 293-306. – DOI:10.11591/ijra.v13i3.pp293-306.

4. Hahanov Vladimir. Vector-Logical In-Memory Simulation of Faults as Truth Table Addresses / Vladimir Hahanov, Eugenia Litvinova, Hanna Hahanova, Svetlana Chumachenko, Zaza Davitadze, Irina Hahanova, Heorhii Kulak, Veronika Ponomarova, Vugar Hacimahmud Abdullayev // 2024 IEEE East-West Design & Test Symposium (EWDTS), Yerevan, Armenia, 2024, pp. 1-6, doi: 10.1109/EWDTS63723.2024.10873615.

5. Hahanov Vladimir. Prompt-Testing of Logic / Vladimir Hahanov, David Devadze, Ivan Hahanov, Svetlana Chumachenko, Eugenia Litvinova, Volodymyr Obrizan, Pashkov Dmytro, Alexander Mishchenko, Nataliya Maksymova // 2024 IEEE East-West Design & Test Symposium (EWDTS), Yerevan, Armenia, 2024, pp. 1-5, doi: 10.1109/EWDTS63723.2024.10873774.

МЕХАНІЗМИ ІНЖЕНЕРНОГО СОЦІАЛЬНОГО КОМП'ЮТИНГУ

Хаханов В.І., Максимова Н.Г., Пономарьова В.І.

Харківський національний університет радіоелектроніки, Харків, Україна

Дослідження орієнтоване на розробку інженерних векторно-логічних схем та архітектур [1] морального управління соціальними процесами на основі їх вичерпного метричного моніторингу з метою створення комфортних умов для творчої роботи. Даються визначення основних понять AI-розвитку на основі фрагментів історії виникнення комп'ютингу. Розглядаються механізми інтелектуального комп'ютингу, які поєднують алгоритми та структури даних детермінованого та ймовірного AI-комп'ютингу. Будь-яке цілеспрямоване відношення є комп'ютинг. Інтелектуальний комп'ютинг – це гармонійні відносини між ресурсами та метою, що використовують надмірність розумних структур даних. Модель комп'ютингу вперше запропонував John von Neumann у 1945 році [2]. Вона містила пристрої управління, виконання (арифметико-логічні пристрої) та пам'ять. Усього три компоненти, які працюють у просторі планети, і не лише, вже 80 років. Взаємодія компонентів детермінованого та ймовірного комп'ютингу визначається наступними чинниками:

- 1) сукупність випадкових процесів створює детерміновані закономірності;
- 2) сукупність детермінованих процесів створює випадкові закономірності;
- 3) сукупність випадкових емоційних вчинків людини визначає детермінований характер людини;
- 4) емоції – це випадковий підсилювач логіки людини моральних чи аморальних вчинків;