

Голові спеціалізованої вченої ради  
Д 64.050.14 Національного технічного  
університету «ХПІ»  
доктору технічних наук, професору  
Петру КАЧАНОВУ

## **ВІДГУК**

офіційного опонента

доктора технічних наук, доцента Кучук Ніни Георгіївни на дисертаційну роботу Пуйденка Вадима Олексійовича «**Методи та засоби апаратної реалізації та вибору алгоритмів заміщення даних у кеш – пам'яті мікропроцесорів**», представлену на здобуття наукового ступеня кандидата технічних наук за спеціальністю 05.13.05 – комп'ютерні системи та компоненти

**Актуальність теми.** На сьогодні апаратні рішення алгоритмів заміщення даних з певними політиками є вбудованими засобами асоціативної кеш – пам'яті та асоціативного кеш – буфера сторінкового перетворення пристрою управління пам'яттю сучасних процесорних ядер. Дослідження певних апаратних рішень алгоритмів заміщення даних мають привести до істотного збільшення ефективності модулів асоціативної кеш – пам'яті та асоціативного кеш – буфера сторінкового перетворення, а саме до покращення швидкодії, складності та надійності цих модулів, при чому покращення показників вище наведених модулів тягнуть за собою покращення швидкодії, збільшення енергоефективності та безвідмовності процесора у цілому.

Архітектурні зв'язки між асоціативною кеш – пам'яттю та асоціативним кеш – буфером сторінкового перетворення, асоціативною кеш – пам'яттю та блоком диспетчеризації й виконанням інструкцій обумовлюють синтез та дослідження більш складних за ідеологією алгоритмів – алгоритмів з адаптацією до певної політики у залежності від результатів динамічного прогнозу розгалужень програми, що так само сприяє підвищенню швидкодії процесору. До того ж, похідною асоціативності кеш-пам'яті є напрямки, за якими обираються елементи даних для заміщення, що приводить до необхідності контролю функціонування апаратних

рішень алгоритмів заміщення з подальшим дослідженням приросту достовірності функціонування на одиницю апаратних витрат.

Низка досліджених апаратних рішень алгоритмів заміщення даних ставить перед розробником комп'ютерних систем та компонент задачу вибору алгоритму, рішення якої полягає в розробці методу вибору за обраним критерієм з урахуванням досліджених показників швидкодії, складності та надійності, що також підкреслює актуальність обраної теми.

Актуальність теми роботи підтверджується так само й тим, що вона пов'язана з виконанням на кафедрі комп'ютерних систем, мереж і кібербезпеки Національного аерокосмічного університету ім. М.Є. Жуковського «Харківський авіаційний інститут» держбюджетної програми науково-дослідної роботи Міністерства освіти і науки України за темою: «Методологія сталого розвитку та інформаційні технології зеленого комп'ютингу та комунікацій» (№ ДР 0118U003822, 2018–2020 pp.), а також міжнародного проєкту ERASMUS+ ALIOT 573818-EPP-1-2016-1-UK-EPPKA2-SBHE-JP «Internet of Things: Emerging Curriculum For Industry and Human Applications» («Інтернет речей: нова освітня програма для потреб промисловості та суспільства») (2016–2019 pp.).

**Ступінь обґрунтованості наукових положень, висновків і рекомендацій, сформульованих в дисертаційній роботі.**

Ступінь обґрунтованості наукових положень, висновків і рекомендацій, сформульованих в дисертаційній роботі Пуйденком В.О. є високою й базується на аналізі науково-технічних джерел за даною проблемою, гармонійній постановці мети і задач дослідження, використанні сучасних методів дослідження, зіставленні і критичному аналізі отриманих результатів у порівнянні з результатами інших дослідників, і якісному формулюванні отриманих висновків. Теоретичні дослідження виконано з використанням достатнього комплексу методів досліджень та математичного апарату, які мають місце у синтезі та оцінки характеристик об'єктів дослідження. Отримані у вигляді логічних моделей результати синтезу перевірені шляхом створення комп'ютерних моделей відповідних апаратних рішень у певних інтегрованих середовищах комп'ютерного моделювання; оцінки швидкодії, складності, надійності та достовірності функціонування отримані з залученням відомих формул, що підтверджує обґрунтованості наукових положень, висновків і рекомендацій, сформульованих в дисертаційній роботі результатів дослідження.

**Достовірність результатів досліджень.** Достовірність результатів дисертаційного дослідження забезпечується коректністю постановок задач синтезу, застосуванням методів дискретної математики й алгебри логіки та методів математичного апарату теорії ймовірностей, відповідністю синтезованих логічних моделей алгоритмів заміщення постановкам задач синтезу та дослідженням діаграмам часу комп'ютерних моделей. Наукові результати здобувача успішно використані при розробленні цифрових компонентів вбудованих комп'ютерних систем у Науково-технічному спеціалізованому конструкторському бюро «Полісвіт» Виробничого об'єднання «Комунар» (м. Харків).

**До основних нових наукових результатів дисертації слід віднести такі:**

- отримала подальшого розвитку автоматна модель і засоби реалізації алгоритму PLRU заміщення даних у кеш-пам'яті процесора шляхом зміни типів та спрощення комбінаційної логіки керування оновленням елементів пам'яті, що забезпечує підвищення швидкодії та зменшення складності цих засобів;

- вперше запропоновано метод і засоби реалізації адаптивних алгоритмів заміщення даних у кеш-пам'яті процесора, які на відміну від відомих базуються на побудові та аналізі матриць сумісності алгоритмів і надають змогу обирати алгоритм заміщення залежно від результатів динамічного прогнозу галужень програми, що забезпечує підвищення швидкодії процесору;

- удосконалено засоби контролю реалізації алгоритмів заміщення даних у кеш-пам'яті процесора за рахунок використання уніфікованої автоматної моделі, яка ураховує кількість напрямків вибору даних при заміщенні, а також оцінок складності базових компонентів засобів контролю, що дозволяє оцінювати приріст достовірності функціонування на одиницю апаратних витрат;

- удосконалено метод вибору алгоритмів і засобів реалізації для заміщення даних у кеш-пам'яті процесора шляхом включення до множини алгоритмів з контролем і адаптацією, їх упорядкування за показниками швидкодії складності та надійності, що дозволяє покращити відповідні показники процесора.

**Значимість отриманих результатів для науки і практичного використання.**

Розроблені здобувачем програмні та схемотехнічні рішення для низки алгоритмів заміщення забезпечують покращення технічних характеристик процесорів і IP-ядер для FPGA кристалів, а також відповідних вбудованих систем на їх базі; впровадження відповідних програмно-технічних рішень забезпечене

методикою вибору алгоритмів заміщення та їх реалізації залежно від вимог до швидкодії, складності і надійності, що надає змогу приймати раціональні рішення розробнику комп'ютерних систем та компонент.

### **Повнота викладення результатів досліджень в опублікованих працях.**

Основні положення та результати дисертаційної роботи достатньо повно опубліковані у 8 наукових працях з них: 5 статей у наукових фахових виданнях України, 2 статті з яких індексовані у наукометричній базі SCOPUS, 1 стаття у закордонному періодичному фаховому виданні, 3 публікації у матеріалах наукових конференцій, з них 1 публікація індексується у наукометричній базі SCOPUS. У цілому, рівень і кількість публікацій та апробації матеріалів дисертації на конференціях повністю відповідають вимогам МОН України.

### **Оцінка змісту дисертаційної роботи.**

Дисертаційна робота Пуйденка Вадима Олексійовича складається зі вступу, чотирьох розділів, висновків, списку використаних джерел, 7 додатків.

У вступі обгрунтована актуальності теми й наукових задач, а також містяться: інформація про зв'язок роботи з науковими програмами; мета й задачі дослідження; об'єкт, предмет і методи дослідження; характеристика наукової новизни, практичного значення отриманих результатів та особистий внесок здобувача; дані щодо реалізації, апробації та публікації результатів роботи.

У першому розділі «Аналіз алгоритмів заміщення та засобів апаратної реалізації заміщення даних у кеш – пам'яті процесорів. Обгрунтування науково – прикладної задачі досліджень» проведений аналіз відомих алгоритмів заміщення та засобів апаратної реалізації даних у кеш-пам'яті процесорів.

У другому розділі «Розроблення та дослідження автоматної моделі і реалізації алгоритмів заміщення даних у кеш – пам'яті процесора» розроблені автоматні моделі алгоритмів заміщення з політиками PLRU, MFU та LFU з подальшим дослідженням відповідних показників швидкодії, складності та надійності їх апаратних рішень.

Третій розділ «Розроблення та дослідження методу та апаратної реалізації адаптивних алгоритмів заміщення даних у кеш – пам'яті процесора» присвячений розробленню методу з використанням матриці сумісності, за яким по обраному критерію та параметру адаптації здійснюється апаратна реалізація адаптивного алгоритму заміщення даних з подальшим дослідженням відповідних показників швидкодії, складності та надійності апаратного рішення адаптивного алгоритму.

У четвертому розділі «Розроблення і впровадження методу вибору і засобів реалізації алгоритмів заміщення даних у кеш – пам'яті процесорів» обчислений та досліджений приріст достовірності функціонування та коефіцієнт ефективності апаратних рішень алгоритмів заміщення, розроблений метод вибору алгоритмів заміщення даних за методом пріоритетних рядів.

Висновки до розділів та за результатами роботи сформульовані достатньо чітко і виразно та відповідають змісту дисертаційної роботи.

Список використаних джерел досить повний і охоплює сучасні вітчизняні та зарубіжні публікації із 118 найменувань.

Зміст автореферату відображає основний зміст дисертації та достатньо повно розкриває внесок здобувача в наукові результати та практичну цінність роботи.

### **По дисертаційній роботі можна зробити такі зауваження:**

1. У першому розділі автор, на наш погляд, занадто детально аналізує рівні середовища моделювання. Доцільно було б більше зосередитися на критеріях їх вибору з огляду на завдання дослідження.

2. Більш ретельного аналізу потребують програмні засоби підтримки алгоритмів заміщення даних у кеш-пам'яті процесорів та їх комплексування із апаратними засобами. Можливо тема комплексування програмних і апаратних заслуговує на окреме дослідження, але здобувач не надає відповідних висновків і рекомендацій.

3. Кінцевим науковим результатом дисертації є метод вибору алгоритмів заміщення і засобів їх реалізації відповідно до вимог. Здобувач пропонує достатньо зрозумілий підхід, який базується на побудові пріоритетних рядів і звуженні множин алгоритмів за визначеними критеріями. Такий підхід працює за умов невеликої кількості алгоритмів, але при її збільшенні необхідним є використання методів дискретної оптимізації.

4. Здобувач пропонує метод адаптації, за яким оперативно змінюється алгоритм заміщення. На жаль, умови (правило адаптації) не описані у дисертаційній роботі достатньо детально.

5. У дисертаційній роботі мають місце стилістичні похибки, надмірна деталізація або певне переускладнення у поданні матеріалу. Це стосується, зокрема, опису засобів реалізації алгоритмів (розділ 2).

### **ВИСНОВОК**

Дисертаційна робота Пуйденка Вадима Олексійовича «Методи та засоби

апаратної реалізації та вибору алгоритмів заміщення даних у кеш – пам'яті мікропроцесорів” за своїм змістом відповідає паспорту спеціальності 05.13.05 – комп'ютерні системи та компоненти. Дисертація є завершеною науково-дослідною роботою, яка розв'язує важливе науково-прикладне завдання, суть якого полягає у покращенні швидкодії, складності, надійності та достовірності функціонування апаратних блоків заміщення даних модулів асоціативної кеш – пам'яті та асоціативного кеш – буфера сторінкового перетворення процесорного ядра. Дисертаційна робота відповідає вимогам п. п. 9, 11, 12, 13 “Порядку присудження наукових ступенів”, затвердженого постановою Кабінету Міністрів України від 24 липня 2013 року №567, а здобувач, Пуйденко Вадим Олексійович, заслуговує присудження наукового ступеня кандидата технічних наук за спеціальністю 05.13.05 – комп'ютерні системи та компоненти.

Офіційний опонент

доцент кафедри

обчислювальної техніки та програмування

Національного технічного університету

«Харківський політехнічний інститут»

доктор технічних наук, доцент

Ніна КУЧУК

“08” вересня 2021 р.

Приймаю до захисту дисертацію на здобуття наукового ступеня кандидата технічних наук за спеціальністю 05.13.05 «Комп'ютерні системи та компоненти» здобувача Пуйденко Вадим Олексійович /Юрій Задубів/